

**MANUFACTURE OF SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE**

Patent Number: **JP11145286**

Publication date: **1999-05-28**

Inventor(s): **ENOMOTO HIROYUKI; OHASHI TADASHI**

Applicant(s): **HITACHI LTD**

Requested Patent:  **JP11145286**

Application Number: **JP19970308239 19971111**

Priority Number(s):

IPC Classification: **H01L21/768; H01L21/316; H01L21/8234; H01L27/088; H01L27/108; H01L21/8242**

EC Classification:

Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To increase the etch selectivity ratio of SOG film/silicon nitride film, without causing defective opening of a contact hole when forming the contact hole in the SOG(spin-on-glass) film between gate electrodes by SAC(self-aligned contact) technology using the silicon nitride film as an etching stopper.

**SOLUTION:** As the material of an SOG film 2 for filling spaces between gate electrodes 14A (word line WL) formed on a semiconductor substrate 1, polysilazane based inorganic SAG having 5% or less of FT-IR spectral intensity ratio (Si-N/Si-O) is used. By using such a material, when forming contact holes 28, 29 self-alignedly in the SOG film 24 between the gate electrodes 14A (word line WL) by dry etching with the silicon nitride film 20 as an etching stopper, a nonconformity in which etching stops half way is prevented.

---

Data supplied from the **esp@cenet** database - I2

(51) Int.Cl.<sup>6</sup>  
 H 01 L 21/768  
 21/316  
 21/8234  
 27/088  
 27/108

識別記号

F I  
 H 01 L 21/90  
 21/316  
 21/90  
 27/08  
 27/10

A  
 G  
 M  
 102 D  
 621 C

審査請求 未請求 請求項の数 8 OL (全 28 頁) 最終頁に続く

(21)出願番号 特願平9-308239

(22)出願日 平成9年(1997)11月11日

(71)出願人 000005108

株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地

(72)発明者 横本 裕之

東京都青梅市今井2326番地 株式会社日立  
製作所デバイス開発センタ内

(72)発明者 大橋 直史

東京都青梅市今井2326番地 株式会社日立  
製作所デバイス開発センタ内

(74)代理人 弁理士 筒井 大和

## (54)【発明の名称】 半導体集積回路装置の製造方法

## (57)【要約】

【課題】 窒化シリコン膜をエッチングストップに用いたSAC(セルフアラインコンタクト)技術によってゲート電極のスペースのSOG膜にコンタクトホールを形成する際、コンタクトホールの非開孔を生じることなく、SOG膜/窒化シリコン膜の選択比を向上する。

【解決手段】 半導体基板1上に形成したゲート電極14A(ワード線WL)のスペースを埋め込むSOG膜24の材料に、FT-IRスペクトル強度比(Si-N/Si-O)が5%以下のポリシラザン系無機SOGを用い、窒化シリコン膜20をエッチングストップに用いたドライエッチングでゲート電極14A(ワード線WL)のスペースのSOG膜24にセルフアラインでコンタクトホール28、29を形成する際に、エッチングが途中で停止する不具合を防止する。

